



NCG50/17: Modificación del plan de estudio del Máster universitario en ingeniería de computadores y redes

- Aprobado en sesión ordinaria del Consejo de Gobierno de la Universidad de Granada celebrada el 1 de diciembre de 2011

Anexo I. Impreso de SOLICITUD de modificaciones en el plan de estudios.

IMPRESO DE SOLICITUD DE MODIFICACIONES

1. DATOS DE LA UNIVERSIDAD Y EL TÍTULO QUE PRESENTA LA SOLICITUD DE MODIFICACIÓN

De conformidad con el Real Decreto 1393, de 29 de octubre de 2007, por el que se establece la ordenación de las enseñanzas universitarias oficiales

| | |
|--|--|
| UNIVERSIDAD/ES SOLICITANTE/S | |
| ID DEL TÍTULO | |
| DENOMINACIÓN DEL TÍTULO VERIFICADO | |
| FECHA DE VERIFICACIÓN | |
| RAMA DE CONOCIMIENTO EN LA QUE FUE VERIFICADO | |
| CENTRO/S DONDE SE IMPARTE EL TÍTULO | |

| | | | |
|--|--------------------|---------------|---------------|
| REPRESENTANTE LEGAL (nombre y denominación del cargo) | | | |
| | | | |
| 1º Apellido | 2º Apellido | Nombre | N.I.F. |
| | | | |

| | | | |
|---|--------------------|---------------|---------------|
| RESPONSABLE DEL TÍTULO (nombre y denominación del cargo) | | | |
| | | | |
| 1º Apellido | 2º Apellido | Nombre | N.I.F. |
| | | | |

DIRECCIÓN PARA LA NOTIFICACIÓN (Art.59.2 de la Ley 30/92, modificada por la ley 4/99)

A los efectos de la práctica de la **NOTIFICACIÓN** de todos los procedimientos relativos a la presente solicitud, las comunicaciones se dirigirán a la dirección que figure en el presente apartado.

| | | | |
|--|---------------------------|---------------|------------------|
| DIRECCIÓN A EFECTOS DE NOTIFICACIÓN | | | |
| Dirección Postal | Código Postal | Ciudad | Provincia |
| | | | |
| CC.AA | Correo electrónico | Fax | Teléfono |
| | | | |

2. ASPECTOS DE LA MEMORIA QUE SE PRETENDEN MODIFICAR Y LA JUSTIFICACIÓN DE LOS MISMOS

Realice una descripción general de la modificación/es que desea realizar (no debe superar los 2500 caracteres)

| <i>Apartados de la memoria</i> | <i>Breve descripción de la modificación, en su caso.</i> <i>(no debe superar los 500 caracteres)</i> |
|--|---|
| <i>1. Descripción del título</i> | |
| 1.1 Denominación. | |
| 1.2 Universidad solicitante, y centro responsable de las enseñanzas conducentes al título, o en su caso, departamento o instituto. | |
| 1.3 Tipo de enseñanza de qué se trata (presencial, semipresencial, a distancia, etc.). | |

| | |
|--|--|
| <p>1.4 Número de plazas de nuevo ingreso ofertadas (estimación para los primeros 4 años).</p> | |
| <p>1.5 Número mínimo de créditos europeos de matrícula por estudiante y periodo lectivo y, en su caso, normas de permanencia.</p> | |
| <p><i>Apartados de la memoria</i></p> | <p><i><u>Breve descripción de la modificación, en su caso.</u></i> <i>(no debe superar los 500 caracteres)</i></p> |
| <p>1.6 Resto de información necesaria para la expedición del Suplemento Europeo al Título de acuerdo con la normativa vigente.</p> | |

| 2. Justificación | |
|--|--|
| <p>2.1 Justificación del título propuesto argumentando el interés académico, científico o profesional del mismo.</p> | |
| <p>2.2 En el caso de títulos de Graduado/a: Referentes externos a la universidad proponente que avalen la adecuación de la propuesta a criterios nacionales o internacionales para títulos de similares características académicas</p> | |
| 3. Objetivos | |
| <p>3.1 Competencias generales y específicas</p> | |

3.2 Competencias básicas en el caso del Grado

4. Acceso y admisión de estudiantes

4.1 Información previa a la matriculación y procedimientos de acogida y orientación de los estudiantes de nuevo ingreso

4.2 Condiciones o pruebas de acceso especiales

| <i>Apartados de la memoria</i> | <i>Breve descripción de la modificación, en su caso.</i> <i>(no debe superar los 500 caracteres)</i> |
|--|---|
| 4.3 Apoyo y orientación a los estudiantes matriculados | |
| 4.4 Transferencia y reconocimiento de créditos | |
| <i>5. Planificación de las enseñanzas</i> | |
| 5.1 Estructura de las enseñanzas. | |

| | |
|--|----------|
| <p>5.2 Procedimientos para la organización de la movilidad de los estudiantes propios y de acogida.</p> | |
| <p>5.3 Módulos o materias de enseñanza-aprendizaje.</p> | <p>—</p> |
| <p>6. Personal académico</p> | |
| <p>6.1 Profesorado y otros recursos humanos necesarios y disponibles.</p> | |
| <p>6.2 De los recursos humanos disponibles, se indicará, al menos, su categoría académica, su vinculación a la Universidad y su experiencia docente e investigadora o profesional.</p> | |

| 7. Recursos materiales y servicios | |
|--|---|
| 7.1 Medios materiales y servicios disponibles. | |
| 7.2 Previsiones de adquisición de medios materiales y servicios. | |
| 8. Resultados de aprendizaje | |
| <i>Apartados de la memoria</i> | <i>Breve descripción de la modificación, en su caso.</i> <i>(no debe superar los 500 caracteres.)</i> |
| 8.1 Estimación de los valores cuantitativos para los indicadores y su justificación. | |

| | |
|---|--|
| <p>8.2 Procedimiento general de la universidad para valorar el progreso y los resultados de aprendizaje de los estudiantes.</p> | |
| <p>9. Sistema de garantía de la calidad</p> | |
| <p>9.1 Responsables del sistema de garantía de calidad del plan de estudios</p> | |
| <p>9.2 Procedimientos de evaluación y mejora de la calidad de la enseñanza y el profesorado</p> | |
| <p>9.3 Procedimientos para garantizar la calidad de las prácticas externas y los programas de movilidad</p> | |

| | |
|---|--|
| <p>9.4 Procedimientos de análisis de la inserción laboral de los graduados y de la satisfacción con la formación recibida</p> | |
| <p>9.5 (Criterios específicos de extinción del título)</p> | |
| <p>10. Calendario de implantación</p> | |
| <p>10.1 Cronograma de implantación</p> | |
| <p>10.2 Procedimiento de adaptación, en su caso, de los estudiantes de los estudios existentes al nuevo plan de estudios.</p> | |

10.3 Enseñanzas que se extinguen

Todas las modificaciones en un plan de estudios deberán ser notificadas por medio de este Impreso de solicitud de modificación. Por lo que aquellas modificaciones que no se notifiquen por esta vía no tendrán los efectos previstos en los artículos 27 y 28 del Real Decreto 1393/2007, de ordenación de las enseñanzas universitarias oficiales.

Asignatura: Últimas Tendencias en Sistemas Empotrados/Latest Trends in Embedded Systems

(a incluir en el módulo 1: Sistemas de Control Distribuido)

Número de créditos europeos (ECTS): 2

Carácter (obligatorio/optativo): Optativo

Unidad Temporal: Anual

Competencias:

Competencias: CG1-CG10, CE1, CE2, CE4

Actividades formativas:

Clases de Teoría: 8 horas

Trabajo práctico reglado: 12 horas

Sistemas de evaluación y calificación:

Participación activa de los estudiantes en las clases (seminarios de teoría y prácticas). (2 puntos)

Realización de trabajos de índole práctica que aborden problemas relacionados con la asignatura. (8 puntos)

Breve descripción de los contenidos:

Los sistemas empotrados se pueden encontrar actualmente prácticamente en cualquier parte: teléfonos móviles, cámaras digitales, microondas, lavadoras, aparatos de aire acondicionado, vehículos a motor (control de transmisión, inyección de carburante, frenos antibloqueo...). Esta ubicuidad hace que los procesadores empotrados ganen claramente en número a los computadores personales y a los servidores juntos. Por poner un dato, en 2008 se vendieron 10 mil millones de procesadores empotrados mientras que el número de PC vendidos ascendió "solamente" a 302.2 millones de unidades. Es decir, se vendieron 33 procesadores empotrados por cada PC en 2008. Además, esta diferencia tiende a incrementarse año tras año.

En este curso se pretende proporcionar al estudiante una visión global de los avances más importantes en el campo de los sistemas empotrados. El estudiante aprenderá a diseñar y desarrollar sistemas empotrados basados en computador atendiendo a los diferentes requisitos ambientales.

Temario:

1.- Introduction / Motivation:

- Aspects of Embedded Systems, common development process
- Memory of Embedded Systems
- Memory Architectures
- How Software influences hardware design
- How to port Software on a new processor architecture
- CPUs for System-On-Chip (SOC) Design

2.- Embedded System Hardware:

- Technology Roadmap
- System-on-Chip
- System-in-Package
- Wiring models
- Chip-to-Chip communication
- SOC-Trends, Multi-Core
- Architecture Templates
- Design complexity

3.- Design and Development:

- Speed Gap CPU ↔ Memory

- Power Efficiency/ Delivery
- Thermal Analysis
- Switched Mode Power Supply (SMPS)
- Sensors + Actuators
- Risk Analysis and Reliability
- How to choose adequate design tools
- Real-Time-Operating-Systems (RTOS) and its limits

4.- Programming:

- Memory programming
- Self-test of Embedded Systems
- Programming Languages C and C++
- C function prototypes
- Interrupt functions and ANSI key words
- Optimization for RISC architectures
- Multi Media Instructions (MMX)
- VLIW
- Programming of Floating-Point applications
- Pointer and Arrays
- Exception Handling

5.- Multitasking:

- Process
- Threads
- Multithreading
- Virtualization
- Address space
- Time behaviour
- protection mechanisms
- Multitasking strategies

6.- Real Time and Real Time Operating Systems:

- Demands
- Strategies
- Application areas
- Real Time systems
- Event Handling in Embedded Systems
- Interrupt programming
- Debugging of RTOS
- RTOS driver development
- Embedded files systems

Tutorials:

- Introduction to RFID
- Self-test of Embedded Systems
- Introduction to Wireless Sensor Networks

Literature (Selection):

- Colin Walls, Embedded Software, The Works, Newnes, Elsevier, 2006
- Chris Nagy, Embedded Systems Design using the TI MSP430 Series, Newnes, Elsevier 2003
- Peter Marwedel, Embedded System Design, Springer, 2006
- Robert Oshana, DSP Software Development Techniques for Embedded and Real-Time Systems, Newnes, Elsevier, 2006
- ITRS, International Technology Roadmap for Semiconduc-tors, www.itrs.net

Asignatura: Servidores, Virtualización y Protocolos de Coherencia

(a incluir en el módulo 2: Seguridad, Diabilidad y Comunicaciones en Servidores, sustituyendo a la asignatura Entrada/Salida paralela distribuida)

Número de créditos europeos (ECTS): 2

Carácter (obligatorio/optativo): Optativo

Unidad Temporal: Anual

Competencias: CG1-CG10, CE1-3

Actividades formativas:

La materia del curso pertenece al campo de estudio de una ingeniería, que integra, teoría, diseño, y experimentación. Por tanto, se insistirá especialmente en las técnicas y herramientas (tanto las más actuales como aquellas cuya aplicabilidad persista en el tiempo), y en el desarrollo de la capacidad para abordar problemas nuevos por parte del alumno, aportando soluciones conocidas o generando nuevas alternativas. Teniendo esto en cuenta, el tipo de clases que se utilizan son las de tipo seminario, tutorías, y de prácticas basadas en la descripción de problemas del ámbito de los servidores, la virtualización y los protocolos de coherencia, y el análisis de las distintas estrategias que puedan plantearse para su resolución.

La distribución en horas de las clases es la siguiente:

Clases de Teoría: 8 horas

Trabajo práctico reglado: 12 horas

Sistemas de evaluación y calificación:

Participación activa de los estudiantes en las clases (seminarios de teoría y prácticas). (2 puntos)

Realización de trabajos de índole práctica que aborden problemas relacionados con la identificación de requisitos la virtualización de servidores en las aplicaciones presentes y futuras, y de los niveles de prestaciones que deberían alcanzar las máquinas virtuales en servidores consolidados (evaluación de los resultados de aprendizaje AP0, AP1, AP2 y AP3). (8 puntos)

Breve descripción de los contenidos:

En este curso se pretende proporcionar al estudiante una visión global de los avances más importantes en el campo de los servidores y la virtualización de los mismos. Las máquinas virtuales se han utilizado en computación dentro de un gran número de contextos a lo largo de la historia. Sin embargo, recientemente su popularidad ha aumentado debido a varias razones entre las que destacan, por un lado, las ventajas que proporcionan en cuanto a mantenimiento de la compatibilidad y, por otro lado, los ahorros en coste y simplificación de la administración que proporciona la consolidación de servidores (ejecutar un gran número de servidores virtuales en un número reducido de servidores reales). En particular, la tendencia a disponer de cada vez más procesadores en un sólo chip y la dificultad de la paralelización de muchas aplicaciones favorecen el uso de la consolidación de servidores.

Temario:

1. Arquitectura de los Servidores de Aplicaciones
2. Procesadores multinúcleo y virtualización
3. Problemas y desafíos de las máquinas virtuales
4. Protocolos de coherencia en entornos CMPs
5. Máquinas virtuales y protocolos de coherencia

Bibliografía Básica

- Jim Smith and Ravi Nair. *Virtual Machines: Versatile Platforms for Systems and Processes*. Morgan Kaufmann, 2005.
- Manuel E. Acacio, José González, José M. García, and José Duato. A Two-Level Directory Architecture for Highly Scalable cc-NUMA Multiprocessors. *IEEE Transactions on Parallel and Distributed Systems (TPDS)*, pages 67–79, 2005.
- Matthias A. Blumrich and Valentina Salapura. Programmable partitioning for high-performance coherence domains in a multiprocessor system. United States Patent No. US 2009/0006769 A1, 2009. International Business Machines Corporation.
- Antonio García-Guirado, Ricardo Fernández-Pascual, and José M. García. Virtual-GEMS: An Infrastructure To Simulate Virtual Machines. In *Proc. of the 5th Int. Workshop on Modeling, Benchmarking and Simulation (in conjunction with ISCA)*, pages 53–62, 2009.
- Jim Held, Jerry Bautista, and Sean Koehl. *From a Few Cores to Many: A Tera-scale Computing Research Overview*. Intel White Paper, 2006.
- Ryan C. Kinter. Support for multiple coherence domains. Patent No. WO 2009/039417 A1, 2009. MIPS Technologies, Inc.
- Michael R. Marty and Mark D. Hill. Virtual Hierarchies to Support Server Consolidation. In *Proceedings of the 34th annual international symposium on Computer architecture (ISCA)*, pages 46–56, 2007.
- Alberto Ros, Manuel E. Acacio, and José M. García. DiCo-CMP: Efficient Cache Coherency in Tiled CMP Architectures. In *22nd Int. Parallel & Distributed Processing Symposium (IPDPS)*, pages 1–11, 2008.